

УДК 681.325.3

Ю. О. Горбунова, ассистент (БГТУ)

МОДИФИКАЦИЯ АЛГОРИТМА ДИАГОНАЛЬНОГО БЛОКОВОГО ПЕРЕМЕЖЕНИЯ ИНФОРМАЦИИ ДЛЯ ПОВЫШЕНИЯ ГЛУБИНЫ РАЗНЕСЕНИЯ БИТ

Статья посвящена проблеме повышения эффективности схем кодирования с целью нейтрализации группирующихся ошибок за счет увеличения глубины разнесения бит. Исследован алгоритм диагонального блокового перемежения данных, выявлены достоинства и недостатки. Предложена модификация алгоритма диагонального блокового перемежения информации, которая позволяет равномерно разнести ошибки заданной кратности при уменьшении количества итераций. Проведен сравнительный анализ работы диагонального и модифицированного перемежителей по процентному количеству непеременяемых бит.

The article is considered the problem of improving coding schemes efficiency with the aim of grouped errors neutralizing by increasing of the depth of separation bits. The algorithm of block diagonal interleaving data is analyzed, advantages and weaknesses are identified. A modified algorithm for a block diagonal information interleaving is suggested, which can evenly spread the errors of the given multiplicity with decreasing the number of iterations. A comparative analysis of the diagonal and the modified interleaver on the percentage of not interleaved bits is done.

Введение. Современные системы связи требуют высокой скорости передачи, чтения/записи информации, допускающей надежную обработку. Однако такие системы подвержены воздействию шума, электромагнитных и ионизирующих излучений, вследствие чего происходит нарушение целостности хранящейся и передаваемой информации, обусловленное появлением и группированием ошибок [1]. Поэтому важной задачей при создании систем передачи информации является обеспечение требуемого уровня быстродействия и надежности. Для устранения ошибок главным образом применяются методы, основанные на помехоустойчивом (избыточном) кодировании информации [2]. Как показывает практика, с увеличением кратности ошибок усложняется алгоритм их обнаружения и исправления, что влечет дополнительную задержку во времени при передаче и обработке данных. Повысить эффективность схем кодирования с целью нейтрализации ошибок более высокой кратности можно за счет совместного использования корректирующего кода и перемежителя, называемого комплексным преобразованием информации [3]. При этом основной задачей перемежителей является разнесение группирующихся ошибок по всей длине слова. Перемежитель играет важную роль в определении результирующей исправляющей способности всей каскадной схемы.

Основная часть. Процедура перемежения состоит в перестановке символов закодированной последовательности до ее передачи и восстановления исходной последовательности после передачи. При этом перемежение не вносит в канал избыточности, а уменьшает корреляцию между соседними символами, что позволя-

ет преобразовывать группирующиеся ошибочные биты в ошибки меньшей кратности [4].

Перемежитель характеризуется типом, определяющим способ его построения. Блоковый перемежитель является одним из наиболее часто используемых, применяется во многих беспроводных каналах связи (GSM, IS-95) и в большинстве существующих каскадных кодах [5]. Разновидностью данного метода является блоковый диагональный перемежитель, который записывает входные элементы по строкам в матрицу размером $m \times n$ (m и n выбираются взаимно простыми), а считывание начинается с левого верхнего элемента матрицы (см. рис. 1) при постоянном увеличении номера строки и столбца по модулю m и n соответственно:

$$\begin{aligned} r_{i+1} &= (r_i + 1) \bmod m, \\ c_{i+1} &= (c_i + 1) \bmod n, \end{aligned} \quad (1)$$

где r_i и c_i определяют соответственно строку и столбец i -го считываемого элемента.

Таким образом, функцию диагонального блокового перемежения данных можно представить как:

$$\pi(i) = n(i \bmod m) + i \bmod n, \quad (2)$$

где i – номер текущего разряда; $\pi(i)$ – местоположение разряда i после перемежения.

Процесс работы диагонального блокового перемежителя продемонстрирован на рис. 1 (считывание происходит поочередно по n диагоналям, каждая из которых содержит по m элементов).

Для сравнения перемежителей используются две основные характеристики: глубина (минимальное расстояние разнесения бит) и время перемежения.

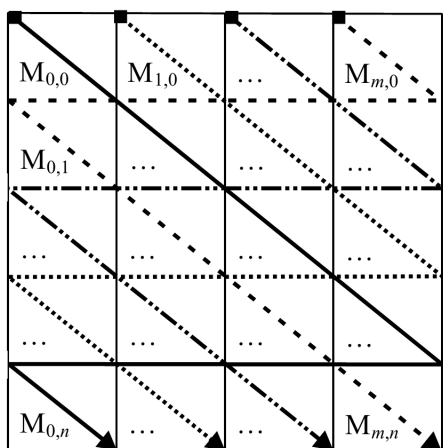


Рис. 1. Схематическое представление работы диагонального блочного перемежителя

Исследуем процесс диагонального блочного перемежения относительно первой характеристики. Пусть размер передаваемого сообщения $N = 12$ бит. Запишем входные элементы по строкам в матрицу размером 4×3 (рис. 2) и произведем считывание в соответствии с выражением (1).

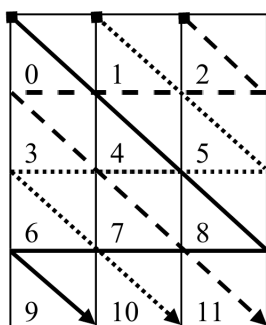


Рис. 2. Промежуточная матрица диагонального блочного перемежителя для $N = 12$

Таким образом, первая диагональ ($\blacklozenge \rightarrow$) содержит элементы 0, 4, 8, 9; вторая ($\blacklozenge \rightarrow$) – 1, 5, 6, 10 и третья ($\blacklozenge \rightarrow$) – 2, 3, 7, 11. В табл. 1 показано преобразование координат символов для диагонального блочного перемежителя.

Таблица 1

Индексы входных и выходных элементов диагонального перемежителя при $N = 12$

i	0	1	2	3	4	5	6	7	8	9	10	11
$\pi(i)$	0	4	8	9	1	5	6	10	2	3	7	11

Из табл. 1 видно, что алгоритм диагонального блочного перемежения не позволяет равномерно разнести ошибочные биты, а некоторые символы подвержены группированию (выделены цветом), что снижает корректирующие возможности схемы комплексного преобразования информации. Поэтому целесообразно модифицировать данный способ перемежения с

целью повышения минимального расстояния разнесения ошибочных бит.

Предложенная модификация описывается следующей математической зависимостью:

$$\pi(i) = (n(i \bmod n) + i) \bmod (nm). \quad (3)$$

Перемежитель построчно записывает входные элементы в промежуточную матрицу размером $m \times n$ и затем считывает ее содержимое вдоль диагоналей. Число элементов в каждой диагонали в точности равно количеству столбцов n , при необходимости в процессе считывания происходит переход от нижнего края матрицы к верхнему. Перемещение по диагонали происходит таким образом, что каждый раз изменяются номера строки и столбца. Каждая следующая диагональ начинается на одну строку ниже первого элемента предыдущей диагонали. Схематически работа перемежителя представлена на рис. 3.

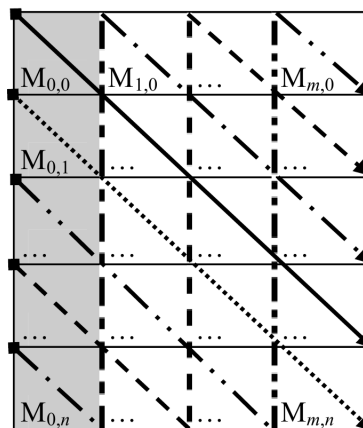


Рис. 3. Схематическое представление работы модифицированного диагонального блочного перемежителя

Для восстановления исходной последовательности символов используется депереমেжитель, который переставляет элементы входного массива, заполняя промежуточную матрицу по диагонали, число элементов которой равно n , и считывая ее содержимое по строкам. Процесс записи происходит, начиная с верхнего края матрицы с последующим увеличением номера строки и столбца. При необходимости осуществляется переход от нижнего края матрицы к верхнему. При этом, как и в перемежении, каждая следующая диагональ начинается на одну строку ниже первого элемента предыдущей диагонали.

Продemonстрируем работу перемежителя на примере. Пусть необходимо выполнить перемежение последовательности бит $N = 12$. Построим промежуточную матрицу размером 4×3 и построчно запишем входные элементы. Произведем считывание элементов вдоль диагонали матрицы.

Каждая диагональ состоит из трех элементов: первая (◆→) – 0, 4, 8; вторая (◆→) – 3, 7, 11 и т. д. (рис. 4).

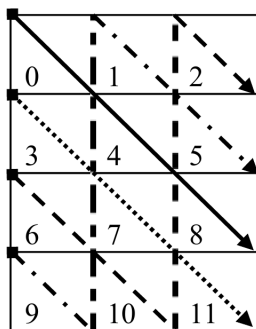


Рис. 4. Промежуточная матрица модифицированного диагонального блочного перемежителя для $N = 12$

Выходные позиции элементов представлены в табл. 2.

Таблица 2

Индексы входных и выходных элементов модифицированного перемежителя при $N = 12$

i	0	1	2	3	4	5	6	7	8	9	10	11
$\pi(i)$	0	4	8	3	7	11	6	10	2	9	1	5

Из табл. 2 следует, что биты не подвержены группированию.

Массив бит, поступающий на вход деперемежителя, соответствует выходной последовательности перемежителя (табл. 3).

Таблица 3

Индексы входных элементов деперемежителя

i	0	4	8	3	7	11	6	10	2	9	1	5
-----	---	---	---	---	---	----	---	----	---	---	---	---

Запишем входную последовательность элементов деперемежителя по диагонали. Схематически процесс записи элементов в промежуточную матрицу деперемежителя соответствует процессу считывания бит из матрицы перемежителя (рис. 5).

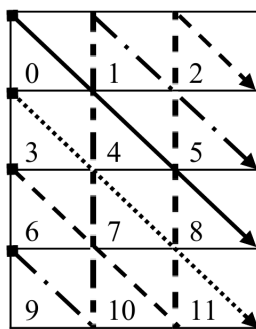


Рис. 5. Процесс записи промежуточной матрицы деперемежителя

Таким образом, первая диагональ (◆→) состоит из трех элементов – 0, 4, 8; вторая (◆→) – 3, 7, 11 и т. д.

Построчное считывание элементов из промежуточной матрицы деперемежителя восстановит исходную последовательность бит.

Заметим (рис. 3), что элементы первого столбца матрицы не меняют своего местоположения. Таким образом, для этих элементов можно не устанавливать новые адреса. А так как установка и удержание адреса при аппаратной организации перемежителя вносит в цикл чтения/записи данных наибольшую задержку, данная модификация перемежителя позволит существенно повысить скорость вычисления.

Однако чем больше количество непеременяемых бит, тем меньшей кратности ошибки данный перемежитель способен разнести. Таким образом, целесообразно адаптировать данный перемежитель под канал передачи информации с известными характеристиками.

Для канала связи с известной кратностью возникающих ошибок предлагается использовать матрицу перемежителя с количеством столбцов n , равным кратности ошибок Kr , которые необходимо разнести и увеличить на единицу:

$$n = Kr + 1. \tag{4}$$

Количество строк m можно определить из соотношения

$$m = \begin{cases} \left\lceil \frac{N}{n} \right\rceil & \text{при } N \bmod n = 0, \\ \left\lceil \frac{N}{n} \right\rceil + 1 & \text{при } N \bmod n \neq 0, \end{cases} \tag{5}$$

где N – размер принятого пакета.

Для сравнения описанных выше алгоритмов перемежения относительно времени вычисления произведем расчет количества непеременяемых бит при различном размере входной последовательности и кратности ошибок. Результаты представлены в табл. 4.

Таблица 4

Сравнение диагонального и модифицированного диагонального перемежителей по процентному количеству непеременяемых бит

N , бит	Kr	Диагональный перемежитель, %	Модифицированный перемежитель, %
128	3	3,1	25
256	5	2	16,7
512	10	2	9,1

Из табл. 4 видно, что модифицированный диагональный блочный перемежитель позволяет экономить больше времени, так как по процентному количеству непеременяемых бит превосходит обычный диагональный блочный алгоритм перемежения.

Результаты исследования модифицированного диагонального блочного перемежителя относительно глубины разнесения бит при заданной кратности появления ошибок в канале представлены на рис. 6.

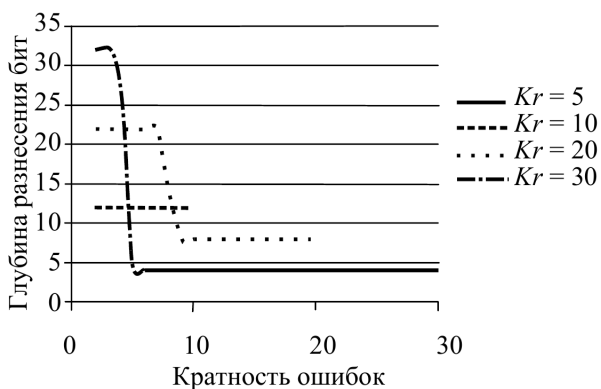


Рис. 6. Зависимость глубины разнесения бит от заданной кратности ошибок

Из рис. 6 видно, что модифицированный диагональный перемежитель позволяет разнести ошибочные биты заданной кратности.

Заключение. Проведено исследование работы диагонального блочного перемежителя относительно глубины разнесения бит, в ходе которого выявлено неравномерное рассеивание ошибок, что приводит к их группированию. Предложена модификация данного алгоритма

перемежения, которая позволяет преобразовывать группирующиеся ошибки в одиночные. При этом данный перемежитель может быть адаптирован под канал с известной кратностью возникающих ошибок с целью уменьшения времени вычисления за счет сокращения количества перемежаемых бит.

Литература

1. Ляпа, Н. Н. Анализ методов повышения достоверности передаваемых данных / Н. Н. Ляпа, В. Н. Лысенко // Вісник СумДУ. Сер. технічні науки. – 2009. – № 2. – С. 41–46.

2. Шиман, Д. В. Методы и компьютерные модели преобразования информации на основе избыточного итеративного кодирования и перемежения данных: дис. ... канд. техн. наук: 05.13.17 / Д. В. Шиман. – Минск, 2009. – 152 л.

3. Романенко, Д. М. Использование W-циклического перемежителя в системах комплексного преобразования информации / Д. М. Романенко, Д. В. Шиман, Ю. О. Горбунова // Современные информационные компьютерные технологии (mcIT-2010): материалы II Междунар. науч.-практ. конф., Гродно, 26–28 апр. 2010 г. – Гродно, 2010. – С. 5.

4. Романенко, Д. М. Адаптивное преобразование информации на основе избыточного кодирования и перемежения данных / Д. М. Романенко, Д. В. Шиман, Ю. О. Горбунова // Труды БГТУ. Сер. VI, Физ.-мат. науки и информатика. – 2010. – Вып. XVIII. – С. 159–162.

5. Новые алгоритмы формирования и обработки сигналов в системах подвижной связи / А. М. Шлома [и др.]; под ред. А. М. Шломы. – М.: Горячая линия-Телеком, 2008. – 344 с.

Поступила 01.03.2011