

УДК 681.3.07.62—192

© 1990 г.

П. П. УРБАНОВИЧ

**ПРОГНОЗИРУЮЩИЙ РАСЧЕТ НАДЕЖНОСТИ ИЗБЫТОЧНЫХ БИС
ЗАПОМИНАЮЩИХ УСТРОЙСТВ**

Предложена методика прогнозирующего расчета надежности избыточных БИС запоминающих устройств, в которых размещены схемы обнаружения и коррекции одиночных ошибок в словах. Методика основана на предположении о зависимости характера и интенсивности возникающих информационных ошибок от площади на кристалле, занимаемой соответствующими блоками БИС.

Одним из эффективных средств, повышающих надежность БИС запоминающих устройств (ЗУ), являются коды, позволяющие обнаруживать и исправлять информационные ошибки [1, 2]. Для выбора адекватных корректирующих кодов на этапе проектирования избыточных (имеющих встроенные схемы кодирования и декодирования информации) БИС используются аналитическими моделями расчета надежности таких микросхем. При этом функция надежности БИС выражается через вероятности безотказной работы элементов и структурные параметры ЗУ. В [1, 3] анализируются некоторые подходы к расчету надежности избыточных БИС, предусматривающие учет одного или нескольких основных типов отказов, влияние отказов на достоверность считываемой из ЗУ информации. Использование моделей требует наличия информации об интенсивности отказов, вызывающих неисправности различного числа элементов памяти (ЭП) накопителя: одиночных ЭП, строк и/или столбцов матрицы ЭП, всего накопителя и др. Естественно, что такая информация на этапе проектирования БИС может быть весьма условной, а от выбора метода коррекции ошибок зависит степень увеличения площади кристалла (под избыточные схемы), в свою очередь определяющей относительный рост интенсивности катастрофических (hard) отказов λ на кристалле. Таким образом, разработка избыточных БИС ЗУ с заданным параметром надежности представляет собой взаимообразный, итеративный процесс. С одной стороны, выбор корректирующего кода производится на основе прогноза эксплуатационных характеристик надежности избыточной БИС, с другой — избыточные аппаратные затраты, определяемые типом кода, влияют (в сторону снижения) на эксплуатационную надежность памяти. В этой связи для разработчиков избыточных БИС значительный интерес представляет изучение зависимости интенсивности различных типов отказов от величины информационной емкости, разрядности, структуры кристалла памяти, а также анализ надежности избыточных БИС ЗУ с коррекцией ошибок при учете интенсивностей отказов одиночных ЭП, строк и/или столбцов накопителя, других типов отказов. Предметом настоящей статьи и является рассмотрение отмеченных вопросов.

Определение интенсивностей типов отказов на кристалле

В силу сложности современных БИС (или СБИС) отказы в них могут непредсказуемым образом воздействовать на поведение компонентов. Наш основной принцип обнаружения отказов сводится к выявлению искаженных информационных символов. Причина, вызвавшая это искажение, не конкретизируется. Для дальнейшего рассмотрения необходимо определить БИС ЗУ как устройство, состоящее из трех основных блоков: накопителя, схем дешифрации и выборки, схем управления. Площадь кристалла, на которой расположены отмеченные блоки, называют активной. Именно физические дефекты активной структуры кристалла являются причиной отказов в БИС ЗУ [4].

Изучение статистических характеристик отказов в БИС [1–3, 5, 6] и сопоставление этих результатов со структурой соответствующих кристаллов памяти показывает, что для статических и динамических ОЗУ в целом характерна следующая закономерность: относительная интенсивность отказов отдельных ЭП зависит от относительной площади накопителя, а относительная (относительно общей интенсивности отказов) интенсивность отказов строк и столбцов накопителя — от отношения площади схем выборки данных и дешифрации адреса к общей площади кристалла. Дальнейшие рассуждения будем строить исходя из следующих известных положений: 1) поток отказов является статистически независимым и подчиняется распределению Пуассона с параметром λt ; t — время; 2) при соблюдении одинаковых проектных норм переход от безызбыточного кристалла к избыточному приводит к увеличению интенсивности отказов в размере, эквивалентном увеличению активной площади S кристалла (в дальнейшем под площадью кристалла понимается активная площадь): $\lambda_n/\lambda_b = S_n/S_b$ (символы «и» и «б» относятся к избыточному и безызбыточному кристаллам) ¹.

Положим, что отказ в накопителе приводит к отказу одного ЭП, а отказ в схемах дешифрации и выборки — к строчно-столбцовым отказам [5]. С точки зрения временной избыточности БИС, использование кодов, исправляющих одиночные ошибки, является наиболее эффективным. В случае применения, например, кода Хемминга за информационную часть кодового слова (k разрядов) можно принимать отдельную строку ЭП или часть ее — в одноразрядных БИС, а в многоразрядных кристаллах помимо названных структурных соединений ЭП в качестве k разрядов используются b разрядов одного слова (микросхема организована в виде N слов информации хранения по b разрядов) либо ЭП одной строки, выбор которых осуществляется одним из b дешифраторов столбцов. Информационные разряды дополняются r проверочными ($r = \log_2 k + 1$). Величина информационной емкости дополнительного накопителя ΔC для размещения проверочных символов всех кодовых слов связана с величиной емкости основного накопителя C и значениями k и r следующими соотношениями: $\Delta C = C(\beta_n - 1)$, где $\beta_n = n/k$, $n = k + r$. Параметр β_n традиционно характеризует уровень избыточности БИС [2]. В нашем случае этот параметр соответствует избыточности накопителя.

Таким образом, при соблюдении одинаковых проектных норм в обоих рассматриваемых случаях площадь $S_{\text{нн}}$ под избыточной накопитель на кристалле составит $S_{\text{нн}} = \beta_n S_{\text{нб}}$ ($S_{\text{нб}}$ — площадь накопителя безызбы-

¹ В энергопозависимых БИС ЭУ в значительном большинстве случаев преобладают отказы одиночных ЭП [1, 2].

точной БИС). Соответственно в β_n раз возрастает и интенсивность отказов одиночных ЭП: $\lambda_{1n} = \beta_n \lambda_{16}$. Руководствуясь 2), $\lambda_{16} = \lambda_6 S_{n6} / S_6$; λ_6 — общая интенсивность отказов на безызбыточном кристалле.

Отказы строк, столбцов либо всей БИС возникают, как было отмечено, вследствие нарушения работоспособности схем логики, обрамления. Условие этих схем зависит от аппаратных затрат на реализацию схем кодирования и декодирования (кодера и декодера). Кодер кода Хемминга состоит примерно из $kr/2$ двухходовых сумматоров по модулю два. Декодер включает в себя кодер (дополнительный), схемы вычисления синдрома и коррекции ошибок, а также дешифратор синдрома ошибки на r входов и k (или n) выходов [2]. Что касается блоков вычисления синдрома и коррекции ошибок, то они состоят соответственно из r и из $k(n)$ сумматоров по модулю два. Наиболее аппаратуроемким является дешифратор синдрома. Если накопитель имеет матричную структуру $(Nb)^{1/2}$ строк \times $(Nb)^{1/2}$ столбцов, то при $k = (Nb)^{1/2}$ дешифратор синдрома практически идентичен дешифратору строк (или столбцов), т. е. аппаратные затраты на создание логики обрамления возрастают на $\sim 50\%$. Количество элементов в дешифраторе синдрома при уменьшении k снижается в эквивалентном соотношении. Учитывая, что аппаратные затраты на реализацию схем дешифрации адреса составляют 60–70% объема схем обрамляющей логики, для инженерных расчетов можно принять следующее эмпирическое соотношение, показывающее относительную избыточность логики обрамления: $S_{ли} = \beta_n S_{л6}$, $\beta_n = 1 + 0,5 k / (Nb)^{1/2}$; $S_{ли}$, $S_{л6}$ — площади под логику на избыточном и безызбыточном кристаллах соответственно.

С учетом этого интенсивность отказов в логических схемах $\lambda_{ли}$ при переходе на избыточный вариант возрастает в β_n раз: $\lambda_{ли} = \beta_n \lambda_{л6}$, $\lambda_{л6} = \lambda_6 S_{л6} / S_6$. Общая интенсивность отказов в избыточной БИС λ_n есть сумма $\lambda_n = \lambda_{1n} + \lambda_{ли}$. Последнее слагаемое можно представить в следующем виде: $\lambda_{ли} = \lambda_{rn} + \lambda_{cn} + \lambda_{an}$, где λ_{rn} , λ_{cn} , λ_{an} — интенсивности отказов отдельных строк, столбцов накопителя, а также интенсивность остальных видов отказов, кроме одиночных и строчно-столбцовых. На основании 2) можно принять, что $\lambda_{r6} / \lambda_6 = S_{др6} / S_6$, $\lambda_{c6} / \lambda_6 = S_{дс6} / S_6$ и т. д.; $\lambda_{r6} \approx \lambda_{c6}$; $S_{др6}$ и $S_{дс6}$ — площади на кристалле, занимаемые соответственно дешифраторами строк и столбцов вместе с шинами, объединяющими ЭП в строки и столбцы. Примем ($\lambda_{r6} \approx \lambda_{c6} \approx \lambda_{a6}$, т. е. $\lambda_{c6} \approx (0,25 \dots 0,35) \lambda_{л6}$).

Вероятности отказов одиночных строк или столбцов на 1–2 порядка выше (см. [7]), чем вероятности одновременных отказов нескольких строк или нескольких столбцов. Поэтому в дальнейших расчетах каждый отказ в площадях $S_{др6}$ ($S_{дrn}$) и $S_{дс6}$ ($S_{дcn}$) будем относить к отказам одиночных строк и одиночных столбцов (в отказавших строках и столбцах нарушено функционирование многих ЭП, которое не может быть следствием отказов одиночных ЭП).

Надежность избыточных БИС 3У

На рис. 1 изображена структура накопителя БИС; матрица имеет форму квадрата. Весь накопитель условно разделен на $(Nb)^{1/2}/k$ поднакопителей, каждый из которых состоит из $(Nb)^{1/2}$ строк и n столбцов. Это соответствует случаю, когда в каждую строку поднакопителя записывается одно кодовое слово. Далее каждый из поднакопителей рассматриваем как самостоятельную структурную единицу. Для этого условно поделим на $(Nb)^{1/2}/k$ частей и схемы логики обрамления и пронормируем со-

ответствующие величины интенсивностей отказов: $\lambda_n' = \lambda_n/m$, $\lambda_{1n}' = \lambda_{1n}/n$, $\lambda_{cn}' = \lambda_{cn}/m$; $m = (Nb)^{1/2}/k$.

При коррекции одиночных ошибок в каждом кодовом слове ни один из считываемых символов не будет ошибочным при условиях: а) никаких отказов нет; б) имеется только отказ одного столбца; в) имеются только отказы одиночных ЭП, однако в любой из $f = (Nb)^{1/2}$ строк будет не более одного отказавшего ЭП. Запишем выражение для вероятности безотказной работы поднакопителя избыточной БИС ЗУ:

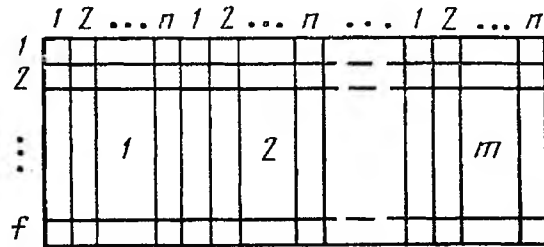


Рис. 1. Структура избыточного накопителя, условно разделенного вместе со схемами логики обрамления на m поднакопителей

$$P_n(t, q \geq 0) = P_n(t, 0) + P_n(t, q_c = 1) + P_n(t, q_1 \neq 0), \quad (1)$$

где $P_n(t, q \geq 0)$ — вероятность безотказной работы поднакопителя за время t и даже при наличии q отказов, $P_n(t, 0)$ — вероятность отсутствия отказов в поднакопителе, $P_n(t, q_c = 1)$ и $P_n(t, q_1 \neq 0)$ — вероятности появления за время t соответственно только одного отказавшего столбца и только одиночных отказов ЭП в любой из строк. В соответствии с (1) первое слагаемое из (1) будет равно

$$P_n(t, 0) = \exp(-\lambda_n' t), \quad (2)$$

второе слагаемое —

$$P_n(t, q_c = 1) = \lambda_{cn}' t \exp(-\lambda_{cn}' t) \times \exp[-(\lambda_n' - \lambda_{cn}') t]. \quad (3)$$

Сомножитель выражения (3) после знака перемножения соответствует вероятности отсутствия за время t любых отказов кроме столбцовых. Запишем формулу (3) после простых преобразований:

$$P_n(t, q_c = 1) = \lambda_{cn}' t P_n(t, 0). \quad (4)$$

Последнее слагаемое в (1) можно представить следующим образом:

$$P_n(t, q_1 \neq 0) = \sum_{q_1=1}^f [P_n(t, q_1) P_n(q_{1i} \leq 1)] \times \exp[-(\lambda_n' - \lambda_{1n}') t], \quad (5)$$

где $P_n(t, q_1)$ — вероятность того, что за фиксированное время t в поднакопителе появятся q_1 отказов одиночных ЭП, $P_n(q_{1i} \leq 1)$ — вероятность попадания в i -ю ячейку ($i=1, f$; ячейка состоит из n ЭП) не более одного отказавшего ЭП из числа q_1 отказов. По аналогии с (3) сомножитель в (5) после знака перемножения есть вероятность отсутствия любых типов отказов кроме отказов одиночных ЭП. Значение вероятности $P_n(t, q_1)$ рассчитывается в соответствии с законом Пуассона:

$$P_n(t, q_1 \neq 0) = P_n(t, 0) \sum_{q_1=1}^f [P_n(q_{1i} \leq 1) (\lambda_{1n}' t)^{q_1} / q_1!]. \quad (6)$$

Рассмотрим принцип вычисления значения $P_n(q_{1i} \leq 1)$. Пусть q_1 отказов случайно распределены по f ячейкам таким образом, что все возможные распределения $(q_{11}, q_{12}, \dots, q_{1f})$, где q_{1i} указывает на число отказов ЭП в

i -й ячейке) считаются равновероятными (см. 1). Число $A_z(q_1, f)$ всех возможных распределений есть число всех возможных целых решений уравнений $q_{11} + q_{12} + \dots + q_{1f} = q_1$ и его можно найти методом производящих функций [8]. Взяв для функции

$$l(Z) = \left(\sum_{q_{11}=0}^{\infty} Z^{q_{11}} \right) \dots \left(\sum_{q_{1f}=0}^{\infty} Z^{q_{1f}} \right) = (1-Z)^{-f}; \quad |Z| < 1$$

ее разложение в ряд

$$(1-Z)^{-f} = \sum_{q_1=0}^{\infty} A_z(q_1, f) Z^{q_1},$$

имеем $A_z(q_1, f)$ коэффициентом при Z^{q_1} , откуда и получаем

$$A_z(q_1, f) = l^{(q_1)}(0)/q_1! = (q_1 + f - 1)! / [q_1!(f-1)!].$$

Рассмотрим те же распределения $(q_{11}, q_{12}, \dots, q_{1f})$, но при условии, что в любой ячейке будет отказавшим не более одного ЭП, т. е. $q_{1i} = 0$ или 1 , $i = \overline{1, f}$ (эти ограничения могут выполняться лишь при условии $q_1 \leq f$). Число $A_1(q_1, f)$ всех рассматриваемых распределений — это число сочетаний из f по q_1 , $c_f^{q_1}$. Поскольку все распределения равновероятны, то

$$P_n(q_{1i} \leq 1) = A_1(q_1, f) / A_z(q_1, f) = f!(f-1)! / [(f-q_1)!(q_1+f-1)!]. \quad (7)$$

Более простая форма записи (8) выглядит так:

$$P_n(q_{1i} \leq 1) \approx \prod_{i=0}^{q_1-1} \left(\frac{f-i}{f+i} \right). \quad (8)$$

Далее знак примерного равенства заменим простым равенством. С учетом (2), (4), (6) и (8) запишем соотношение (1) в виде

$$P_n(t, q \geq 0) = P_n(t, 0) \left\{ 1 + \lambda_{\text{сн}}' t + \sum_{q_1=1}^f [P_n(q_{1i} \leq 1) (\lambda_{1n}' t)^{q_1} / q_1!] \right\}, \quad (9)$$

с помощью которого можно вычислить вероятность безотказной работы одного поднакопителя с условными схемами логики обрамления при исправлении одиночных ошибок в каждой строке поднакопителя. Вероятность $P(t, q \geq 0)$ безотказной работы за время t всего кристалла ЗУ рассчитывается по формуле

$$P(t, q \geq 0) = [P_n(t, q \geq 0)]^m. \quad (10)$$

Пример использования модели

Практическое использование модели проанализируем на примере введения избыточности на кристалл информационной емкостью 16 Кбит с организацией 4096×4 бит ($N=4096$, $b=4$). Примем $k=32$. Это означает, что в одной строке накопителя хранятся 4 информационных слова. Тогда $m=4$, $f=128$. При использовании кода Хемминга с $d=3$ число проверочных символов кодового слова $r=6$, т. е. $n=38$, а $\beta_n=38/32=1,19$. Считаем, что

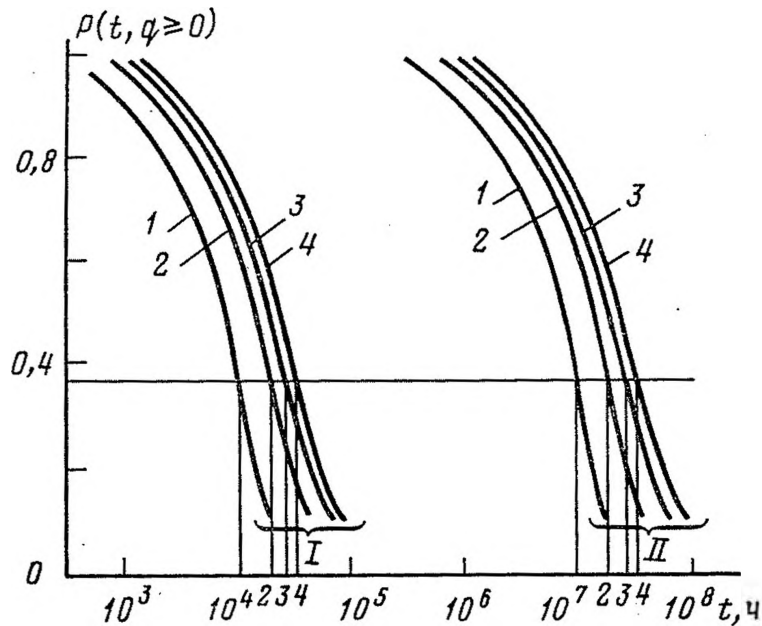


Рис. 2. Зависимости вероятностей безотказной работы безызыбыточных (1) и избыточных (2-4) БИС ЗУ от времени; I - $\lambda_б = 10^{-4}$ ч⁻¹, II - $\lambda_б = 10^{-7}$ ч⁻¹: 2 - $m = 1$, 3 - $m = 4$, 4 - $m = 8$; кривая II 3 соответствует рассмотренному примеру

соотношение между площадями кристалла, занятыми накопителем и логическими схемами, составляет $S_{нб}/S_{лб} = 1,4$, что может соответствовать реальным значениям рассматриваемых величин, характерным для динамического n -канального ОЗУ: $S_{нб} = 0,5 S_б$, $S_{лб} = 0,36 S_б$ [9]. Параметр избыточности логики обрамления равен $\beta_л = 1 + 0,5/m = 1,125$. Считаем, что интенсивность отказов в безызыбыточном кристалле известна: $\lambda_б = 10^{-7}$ ч⁻¹. Интенсивность отказов логических схем составляет $\lambda_{лб} = \lambda_б \cdot 0,36/0,86 = 0,42 \cdot 10^{-7}$ ч⁻¹, а интенсивность отказов элементов накопителя - $\lambda_{лб} = 0,58 \cdot 10^{-7}$ ч⁻¹. С учетом вычисленных ранее значений $\beta_н$ и $\beta_л$ определяем соответствующие интенсивности отказов на избыточном кристалле: $\lambda_{лн} = 0,69 \cdot 10^{-7}$ ч⁻¹, $\lambda_{лн} = 0,47 \cdot 10^{-7}$ ч⁻¹, а общая интенсивность отказов составляет $\lambda_н = 1,16 \cdot 10^{-7}$ ч⁻¹, т. е. введение избыточности увеличило интенсивность отказов примерно на 16%. Интенсивность отказов $\lambda_{ск}$ одиночных столбцов составляет примерно 30% значения $\lambda_{лн}$: $\lambda_{ск} = 0,16 \cdot 10^{-7}$ ч⁻¹. Нормированные значения соответствующих интенсивностей отказов будут в 4 раза ($m = 4$) меньше: $\lambda_н' = 0,29 \cdot 10^{-7}$ ч⁻¹, $\lambda_{лн}' = 0,1725 \cdot 10^{-7}$ ч⁻¹, $\lambda_{ск}' = 0,04 \cdot 10^{-7}$ ч⁻¹. Используя формулы (9) и (10), легко вычислить вероятности безотказной работы (либо среднее время наработки на отказ) избыточной БИС.

Анализ рис. 2 показывает, что среднее время наработки БИС на отказ увеличивается с ростом m , т. е. с уменьшением длины кодового слова даже с учетом того, что при этом увеличивается относительная площадь кристалла. Таким образом, среднее время безотказной работы избыточной БИС может быть увеличено по крайней мере в несколько раз по сравнению с безызыбыточной БИС. Если в накопителе число строк (N_1) не равно числу столбцов (N_2), то $f = N_1$.

Полученные соотношения для вычисления показателей надежности избыточных БИС памяти наглядно отражают «вклад» нескольких видов отказов в общую функциональную надежность кристалла.

Рассмотренная модель по своему основополагающему принципу не является ни «оптимистической», ни «пессимистической» (первая предполагает, что в БИС возникают только корректируемые отказы; вторая — некорректируемые [4, 10]). Методика прогнозирующего расчета надежности избыточных БИС ЗУ, построенная в предположении о зависимости интенсивностей определенных типов ошибок от площади соответствующих схемных узлов на кристалле и учете роста размеров БИС при введении избыточности, показывает, что среднее время наработки кристалла до отказа может увеличиваться в несколько раз по сравнению с аналогичным параметром для безыбыточного кристалла.

СПИСОК ЛИТЕРАТУРЫ

1. *Огнев И. В., Сарычев К. Ф.* Надежность запоминающих устройств. М.: Радио и связь, 1988.
2. *Конопелько В. К., Лосев В. В.* Надежное хранение информации в полупроводниковых запоминающих устройствах. М.: Радио и связь, 1986.
3. *Анохин А. В.* // Вопросы кибернетики. Эффективность использования высокопроизводительных ЭВМ. 1985. С. 159.
4. *Степпер Ч. Х., Армстронг Ф. М., Садзи К.* // ТИИЭР. 1983. Т. 71. № 4. С. 6.
5. *Aushe J., Diaz M.* // IEEE Trans. Reliability. 1979. V. R-28. P. 310.
6. *Верниковский Е. А., Урбанович П. П.* // Электрон. техника. Сер. 3. 1989. № 1.
7. *Верниковский Е. А., Конопелько В. К., Лазаренко И. П.* // Зарубеж. электрон. техника. 1985. № 10. С. 3.
8. *Розанов Ю. А.* Теория вероятностей, случайные процессы и математическая статистика. М.: Наука, 1985.
9. *Шишина Л. Ю.* // Зарубеж. электрон. техника. 1985. № 9. С. 3.
10. *Бородин Г. А., Иванов В. А.* // Зарубеж. радиоэлектрон. 1989. № 2. С. 92.

Минский радиотехнический институт

Поступила в редакцию
12.IV.1989