

КОРРЕКЦИЯ МНОГОКРАТНЫХ ОШИБОК В СИСТЕМАХ ПАМЯТИ НА БИС

В данной статье рассмотрены вопросы уменьшения сложности схем, корректирующих многократные ошибки в информационных словах (здесь и далее будем понимать отказы ЗЭ).

Анализ неисправностей в БИС ЗУ показывает, что отказавшие ЗЭ находятся в одном состоянии независимо от записываемой в них информации. Следовательно, можно согласовать записываемые в память данные с состоянием отказавших ЗЭ (в этом случае отказы называют согласованными) при помощи кодов, исправляющих дефекты в ПЗУ [5]. Использование этих кодов с минимальным кодовым расстоянием $d = t + 1$ позволяет корректировать t отказов ЗЭ и не требует сложных декодирующих схем. Определение числа и местоположения согласованных t_1 и несогласованных t_2 ($t_1 + t_2 = t$) отказов в ОЗУ достигается двухкратной записью кодового слова (прямого и инверсного) в накопитель в режиме считывания информации. Однако в этом случае схемы декодирования отличаются большой сложностью, что не позволяет использовать в системах памяти коды, исправляющие дефекты.

Если в режиме считывания информации сравнивать количество несогласованных отказов t_2 в прямом и инверсном кодовых словах, а для декодирования использовать кодовое слово с меньшим числом t_2 , то быстродействие системы памяти можно увеличить в два раза по сравнению с рассмотренным выше методом коррекции дефектов. Но к настоящему времени известен лишь один сравнительно простой метод определения числа многократных ошибок в слове без указания их местоположения — это использование удлинённого (модифицированного) кода Хемминга с $d = 4$, позволяющего в данном случае исправить только три отказа. Это ограничивает применение кодов с $d \geq 4$ в обоих отмеченных случаях [3, 4].

Задачу определения числа t_2 несогласованных ошибок в хранимом слове можно решить достаточно просто, если определять t_2 не в режиме считывания информации, а в режиме записи. Проведение контрольного считывания после записи информации и сравнение считываемой информации со словом, подлежащим хранению, позволяет определить t_2 . Если $t_2 > t_0$, то в память для окончательного хранения записывается инверсное кодовое слово, если же $t_2 \leq t_0$, то хранимое в памяти слово остается без изменения ($t_0 = (d-1)/2$ — корректирующая способность применяемого кода). Отличительной особенностью этого метода является увеличение на один количества дополнительных разрядов. В этом разряде отмечается код хранимого слова (прямой или инверсный). Кроме того, применяемый код должен удовлетворять двум условиям: а) $t_1 + t_2 \leq 2t_0 + 1$; б) инверсное кодовое слово должно принадлежать коду, т.е. код должен содержать слово, состоящее из одних единиц.

Корректирующая способность рассматриваемого метода совпадает с потенциально возможной корректирующей способностью предыдущего метода при четных d и на одну единицу выше — при нечетных d . Например, последний

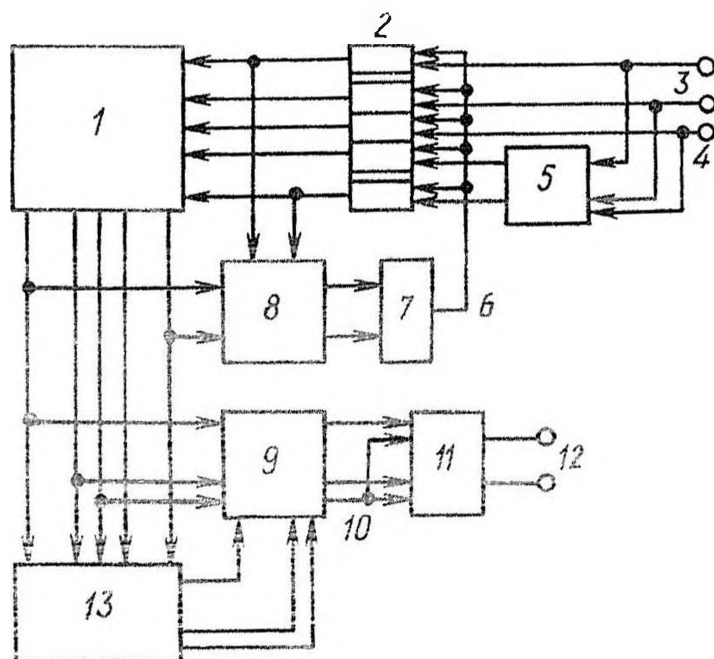


Рис. 1. Структурная схема системы памяти, в которой определение числа несогласованных отказов осуществляется в режиме записи информации:

1 — накопитель; 2 — входной регистр; 3 — входные информационные шины; 4 — шина записи нуля; 5 — блок кодирования; 6 — инверсный вход регистра; 7 — блок определения кратности ошибки; 8 — блок сравнения; 9 — блок исправления ошибок; 10 — сигнал k -го разряда кодового слова; 11 — выходной блок; 12 — выходные информационные шины устройства; 13 — блок декодирования.

метод позволяет исправлять отказы кратности $t = 3$ при использовании кода с $d = 3$, тогда как для сравниваемого метода это же число отказов кодом с $d = 3$ обнаружить не удастся.

Структурная схема предлагаемой системы памяти показана на рис. 1. В режиме записи информации во входной регистр 2 по входам 3 записываются $(k - 1)$ битов данных, а в k -й разряд регистра заносится логический "0" по шине 4. В остальные $(n - k)$ разрядов регистра записываются сформированные блоком кодирования 5 r проверочных битов, например, кода Хемминга с $d = 3$. Кодовое слово A , состоящее из $n = k + r$ разрядов, помещается в накопитель 1. Затем производится контрольное считывание слова (поскольку в нем могут быть ошибки, обозначим его через A^*) и сравнение его с записываемым словом A в блоке 8. Если число несогласованных ошибок $t_2 > 2$, то на выходе блока определения кратности ошибки 7 будет единичный сигнал, который по входам 6 инвертирует кодовое слово A , хранящееся в регистре, и разрешит запись в накопитель инверсного кодового слова $\bar{A}$. Тогда в хранимом слове может быть только одна несогласованная ошибка и код с $d = 3$ в режиме считывания исправит ее в блоке 9 единичным сигналом с выхода блока декодирования 13. Инвертирование $(k - 1)$ информационных разрядов единичным сигналом 10 k -го разряда в выходном блоке 11 позволит полностью восстановить информацию, которая по входам 3 записывалась для хранения в накопитель.

Если в режиме записи при контрольном считывании будет обнаружен лишь один искаженный бит либо их вообще не будет, то кодовое слово A не инвертируется и повторная запись в накопитель не производится.

Таким образом, анализируя изложенное, можно сделать вывод о том, что применение кодов, исправляющих ошибки, для коррекции многократных отказов в ОЗУ на БИС нецелесообразно из-за низкого быстродействия и сложности кодирующих схем, а использование повторной записи в накопитель инверсного кодового слова в режиме считывания информации не позволяет кодами Хемминга обнаруживать отказы кратности больше трех.

Используя метод повторной записи в накопитель инверсного кодового слова в режиме записи информации, удастся корректировать многократные ошибки в словах данных. В этом случае быстроедействие системы памяти не хуже, а сложность декодирующих устройств ниже, чем при использовании других известных методов коррекции многократных ошибок в двоичной информации, хранящейся в полупроводниковой памяти.

ЛИТЕРАТУРА

1. К е й п и с Р.П. Проблемы радиационной стойкости статических ЗУПВ. — Электроника, 1979, № 6, с. 65—68.
2. ЗУПВ емкостью 64 К с высокой помехоустойчивостью/Х.К а г г о, Х. К а в а м о т о, К. М и ц у с а д а, К. И т о. — Электроника, 1980, № 17, с. 26—32.
3. С а м о ф а л о в А.К., Г о р о д н и й А.В., К о р н е й ч у к В.И. Структурно-логические методы повышения надежности запоминающих устройств. — М., 1976. — 112 с.
4. Х е т а г у р о в Я.А., Р у д н е в Ю.П. Повышение надежности цифровых устройств методами избыточного кодирования. — М., 1974. — 272 с.
5. Ц ы - б а к о в Б.С. Групповые аддитивные коды для исправления дефектов. — Проблемы передачи информации, 1975, т. 11, вып. 1, с. 111—113.

УДК 681.323

В.И.НОВИКОВ,
В.К.МЕЛЬНИКОВ (МРТИ)

ОПТИМИЗАЦИЯ ВЫЧИСЛИТЕЛЬНО-МОДЕЛИРУЮЩИХ УСТРОЙСТВ ДЛЯ ИССЛЕДОВАНИЯ ОДНОГО КЛАССА СТРУКТУРНО-СЛОЖНЫХ ОБЪЕКТОВ

При исследовании структурно-сложных объектов методом имитационного моделирования традиционно применяемые ЭВМ общего назначения все больше вытесняются специализированными вычислительными системами, содержащими универсальные и управляющие ЭВМ и вычислительные устройства специального назначения. Связано это с тем, что структурно-сложный объект характеризуется большим числом элементов, сложностью связей между ними и одновременным протеканием множества взаимосвязанных процессов. В общем случае модель оказывается стохастической и ее последовательное программное воспроизведение на универсальной ЭВМ уже при количестве элементов порядка 100 оказывается практически нереализуемым.

В этой связи в последние годы интенсивно начаты исследования в области создания специализированных вычислительно-моделирующих систем и устройств, ориентированных на эти задачи, опубликовано значительное число работ, в том числе монографий [1, 2].

В данной статье рассмотрены алгоритмы оптимизации вычислительно-моделирующих устройств, ориентированных на исследование стохастических сетевых структур. Такие структуры характерны для задач планирования, управления, теории алгоритмов, автоматизации проектирования дискретных устройств и многих других.

В основу структурного построения известных специализированных устройств такого рода, как правило, закладывается принцип разделения логико-