

M I C R O E L E C T R O N I C S ' 9 0

(Материалы конференции)

Том I

МАТЕРИАЛЫ МИКРОЭЛЕКТРОНИКИ

ДИАГНОСТИКА МАТЕРИАЛОВ И ИЗДЕЛИЙ МИКРОЭЛЕКТРОНИКИ,
ВОПРОСЫ КАЧЕСТВА И БЕЗОТКАЗНОСТИ ЭЛЕМЕНТОВ И СХЕМ

Минск СССР

363448

Допущено к печати
618401
1990

НАДЕЖНОСТЬ БИС ЗУ С НЕЙТРАЛИЗАЦИЕЙ ОТКАЗОВ И СБОЕВ
СХЕМОТЕХНИЧЕСКИМИ МЕТОДАМИ

Урбанович П. П.

Минск, СССР

Одним из наиболее эффективных средств повышения надежности кристаллов полупроводниковых ЗУ являются схемотехнические методы, основанные на реализации принципов помехоустойчивого кодирования информации, т.е. посредством введения структурной и временной избыточности. Избыточные схемы обеспечивают обнаружение и исправление информационных ошибок, возникающих из-за отказов или сбоев (кратковременных отказов) в БИС.

В общем случае вероятность $P(t, q)$ безотказной работы избыточного ЗУ за время t , где корректируются q ошибок в кодовом слове, может быть рассчитана по формуле:

$$P(t, q) = P_0(t, q) + P_1(t, q). \quad (1)$$

где $P_0(t, q)$ - вероятность отсутствия любых неисправностей в ЗУ, $P_1(t, q)$ - вероятность исправления ошибок из-за сбоев или отказов напоминающих элементов (ЗЭ) накопителя, общее число которых не превышает i .

Потоки отказов и сбоев независимы; их распределение подчиняется закону Пуассона.

Известно, что отказы преобладают в ЗУ статического (С) типа, в то время как в динамических (Д) ЗУ интенсивность сбоев на несколько порядков выше, чем интенсивность отказов элементов [1]. Поэтому дальнейший анализ строится из предположения о том, что на надежность СЗУ влияют только отказы, а в ДЗУ - в основном, сбои.

С точки зрения изменения быстродействия и относительного увеличения площади избыточных БИС по сравнению с безвыбыточными использование кодов, корректирующих одиночные ($q=1$) ошибки, является предпочтительным. При этом в ЗЭ, относящихся к отдельному кодовому слову, допускается появление либо отказа одного ЗЭ, либо отказа одного столбца. Общая интенсивность отказов L численно равна сумме интенсивностей отказов одиночных ЗЭ (L_1), столбцовых (L_c) и других возможных типов отказов.

С учетом изложенного проведен анализ (1) для вычисления веро-

ятности бевоткавной работы СЗУ; конечное выражение имеет следующий вид:

$$P(t, 1) = \exp(-Lt) \{1 + (Lc + L1)t/m + \alpha(L1t/m)\}^m, \quad (2)$$

где m - количество кодовых слов, информационные символы которых размещаются в одной строке накопителя, α - параметр апроскимации (1), численно равный 0.56 при $m > 2$ и $L1/L = 0.4 \dots 0.7$; в случае $m < 2$ - $\alpha = 0.7$.

В современных БИС СЗУ число разрядов в строке (Nc) составляет сотни единиц, поэтому обычно $m > 2$.

Время наработки на отказ избыточного устройства, Tn , вычисленное через $P(t, 1)$, определяется формулой:

$$Tn = - \int_0^\infty P(t, 1) dt / dP(t, 1).$$

при этом дифференцирование ведется при условии $t = Tn$. Анализ и расчеты показывают, что введением избыточности время наработки БИС ЗУ на отказ может быть увеличено максимально примерно на порядок при $L1$ примерно соответствующем L и $m = 8 \dots 16$. Если же в кристалле преобладающими и одинаковыми по уровню являются несколько типов отказов (одиночных ЗЗ, строчно/столбцовых, например), то время наработки на отказ увеличивается в полтора - три раза по сравнению с тем же параметром для бевывыбточных устройств.

Общий вывод: эффективность использования корректирующего кода в СЗУ возрастает с ростом соотношения $L1/L$.

В ДЗУ коррекция ошибок сравнительно просто может осуществляться параллельно с регенерацией информации [2].

Полагается, что количество альфа-частиц, попавших за время t на единицу площади S при плотности потока частиц величиной M рассчитывается в соответствии с распределением Пуассона (параметр распределения - MSt) [3]. Кроме того, для упрощения считаем, что альфа-частицы вызывают, как правило, изменение логического состояния только одного ЗЗ накопителя.

Если длина кодового слова составляет Ncc разрядов (с учетом проверочных символов), а накопитель состоит из Nr строк, площадь каждого ЗЗ из которых составляет Se , то можно (1) переписать в ви-

де:

$$P(t, 1) = \{ \exp(-N_{cc} M Se t) (1 + N_{cc} M Se t) \}^{mNr} \quad (3)$$

Обозначив T_o - цикл регенерации информации, вычислим интенсивность ошибок с учетом их коррекции:

$$Lk = (1/T_o) \int_0^t \{ -dP(t, 1)/P(t, 1) \} dt \quad (4)$$

где $P(t, 1)$ - вычисляется по (3). Решение (4) имеет вид:

$$Lk = m M Nr Nc Se - m Nr \log(1 + T_o M Se N_{cc}) / T_o \quad (5)$$

Анализ показывает, что коррекция ошибок (из-за сбоев) в процессе регенерации информации увеличивает время наработки БИС ДЗУ на отказ на несколько порядков по сравнению со значением времени наработки для безызбыточной БИС ДЗУ. Например, при $N_c = N_r = 512$, $Se = 20 \text{ мкм}^2$, $M = 10 \text{ см}^2/\text{ч}$, $T_o = 10 \text{ мкс}$ и использовании кода Хемминга (71,64), обнаруживающего и корректирующего одну ошибку в кодовом слове длиной 71 разряд, время наработки БИС ЗУ на отказ увеличивается более, чем на 12 порядков.

1. Конопелько В. К., Люсев В. В. Надежное хранение информации в полупроводниковых запоминающих устройствах. - М.: Радио и связь, 1986.

2. Авт. свид. СССР 1325569. Динамическое запоминающее устройство с коррекцией ошибок/ П. П. Урбанович. - 1987, Бюл. N27.

3. Yamada J., Mano T., Date S. Built-in ECC techniques for LSI memories// Trans. Electron. and Common. Engin. Japan. - 1984. - v. 67 - N 10. - P. 777-784.