

МИНСКИЙ РАДИОТЕХНИЧЕСКИЙ ИНСТИТУТ

Для служебного  
пользования  
Экз. № 00048

На правах рукописи

Урбанович Павел Павлович

УДК 681.382.07

СХЕМОТЕХНИЧЕСКИЕ МЕТОДЫ ПОВЫШЕНИЯ ВЫХОДА ГОДНЫХ  
И НАДЕЖНОСТИ БИПОЛЯРНЫХ БИС ЗУ

Специальность 05.13.05- Элементы и устройства  
вычислительной техники и систем управления

А В Т О Р Е Ф Е Р А Т  
диссертации на соискание ученой степени  
кандидата технических наук

Минск-1983

Работа выполнена в Минском радиотехническом институте

Научный руководитель  
доктор технических наук, доцент ЛОСЕВ В.В.

Официальные оппоненты:  
доктор технических наук, профессор ПРОХОРЕНКО В.А.  
кандидат технических наук, с.н.с. ЖИГАЛОВ А.П.

Бедущая организация указана в решении специализированного  
Совета

Защита состоится "24" НОЯБРЯ 1983 г. на заседании  
специализированного Совета К 056.05.01 Минского радио-  
технического института по адресу: 220069, г. Минск, ул. П.Бровки, 6

С диссертацией можно ознакомиться в библиотеке Минского  
радиотехнического института

Автореферат разослан "24" ОКТАБРЯ 1983 г.

Ученый секретарь  
специализированного Совета  
кандидат технических наук,  
доцент



КУЗНЕЦОВ В.П.

Актуальность темы. Одной из главных задач, поставленных на XXVI съезде КПСС перед народным хозяйством страны, является повышение производительности труда и качества выпускаемой продукции. Важное место в решении этой задачи отводится вычислительной технике и системам управления на основе совершенствования элементной базы отмеченных устройств.

Развитие вычислительной техники в значительной мере определяется возможностями реализации требуемого информационного объема и обеспечения оптимальных значений комплексного показателя качества запоминающих устройств (ЗУ), включающего в себя систему параметров. Основными из таких параметров являются: надежность, быстродействие, потребляемая мощность, стоимость. В зависимости от назначения и области применения ЗУ меняется и значимость этих параметров.

Основу элементной базы современных устройств вычислительной техники и систем управления составляют большие интегральные схемы (БИС) ЗУ, в том числе биполярные, отличающиеся относительно высоким быстродействием. Основным направлением создания БИС ЗУ большой информационной емкости является повышение их уровня интеграции, т.е. уменьшение геометрических размеров запоминающих элементов (ЗЭ), хранящих бит информации, и создание конструкций с минимальными связями и физическим объемом. Увеличение степени интеграции приводит к росту плотности дефектов (технологических отказов) отдельных элементов, расположенных на кристалле, что снижает выход годных (ВГ) БИС, повышает их стоимость и препятствует расширению сферы использования. Кроме того, при эксплуатации БИС ЗУ нередко повышается интенсивность отказов и сбоев ЗЭ. Последние появляются под влиянием космического излучения, альфа-частиц и других видов помех.

Одним из способов уменьшения плотности дефектов, интенсивности отказов и сбоев ЗЭ является совершенствование технологических операций изготовления БИС ЗУ. Однако это не позволяет добиться сколько-нибудь значительного увеличения ВГ и надежности БИС ЗУ, так как требует больших экономических затрат либо ограничено возможностями самой технологии.

Эффективным методом создания недорогих и надежных БИС ЗУ является использование избыточных схем, расположенных на одном кристалле с основными. В таких БИС нейтрализация дефектов и отказов ЗЭ обеспечивается использованием резервных ЗЭ либо схем,

реализующих алгоритм кодирования-декодирования информации, хранящейся в БИС ЗУ, с помощью корректирующих кодов. В настоящее время разработка методов создания избыточных БИС ЗУ переходит в стадию их промышленного освоения. Однако отсутствие экспериментальных результатов о распределении дефектов и отказов ЗЭ накопителя БИС часто приводит к необоснованному увеличению объема аппаратных затрат на реализацию избыточных схем, что, в свою очередь, дополнительно увеличивает площадь кристалла, мощность потребления и уменьшает быстродействие БИС ЗУ.

Таким образом, двуединая проблема, состоящая в разработке схемотехнических методов нейтрализации дефектов и отказов ЗЭ, адекватная проблеме повышения ВГ и надежности БИС ЗУ, является актуальной.

Цель работы. Разработка и исследование схемотехнических методов повышения ВГ и надежности биполярных БИС ЗУ на основе использования статистических характеристик распределения дефектов и отказов ЗЭ накопителя.

Для достижения поставленной цели в работе решаются следующие задачи:

- получение достоверных статистических характеристик распределения дефектов и отказов ЗЭ в накопителе БИС ЗУ;
- разработка математической модели, описывающей статистические свойства дефектов ЗЭ;
- разработка конструкций избыточных БИС ЗУ с учетом статистики распределения дефектов и отказов ЗЭ;
- оптимизация объема аппаратных затрат на реализацию избыточных БИС ЗУ;
- оценка ВГ и надежности избыточных БИС ЗУ.

Научная новизна. Впервые разработана математическая модель, позволяющая с достаточной точностью описывать статистические характеристики распределения дефектов ЗЭ в накопителе БИС ЗУ. Модель позволяет с единой позиции оценить эффективность реализации различных схемотехнических методов повышения ВГ БИС ЗУ. Показано, что характер распределения дефектов ЗЭ приближается к статистически независимому лишь на этапе установившегося техпроцесса изготовления БИС ЗУ.

Разработаны новые алгоритмы коррекции ошибок в БИС ЗУ, отличающиеся от известных тем, что их использование обеспечивает уменьшение объема аппаратуры на реализацию избыточных схем. Предложены конструкции БИС ЗУ с использованием отмеченных алгоритмов.

Впервые разработана методика расчета надежности избыточных БИС ЗУ, позволяющая учесть влияние различных типов отказов (дефектов) ЭЭ на время безотказной работы БИС.

Практическая ценность. Впервые получены статистические характеристики распределения дефектов ЭЭ в накопителе, отдельных его секторах, строках и столбцах БИС ЗУ, характерные для нескольких периодов изготовления БИС: освоение производства, совершенствование технологии изготовления БИС, установившийся технологический процесс.

Разработаны и защищены авторскими свидетельствами и решениями о выдаче авторских свидетельств конструкции избыточных БИС ЗУ с исправлением одиночных и многократных ошибок в строке накопителя, пригодные к использованию в промышленности. Даны практические рекомендации по выбору схемотехнических методов нейтрализации различных типов дефектов и отказов в БИС ЗУ.

На основании теоретических исследований установлены границы оптимального объема вводимой на кристалл БИС избыточности при различном уровне плотности дефектов и отказов ЭЭ.

Одна из разработанных конструкций избыточных БИС ЗУ - с резервированием строк ЭЭ накопителя - принята к промышленному освоению на предприятии п/я Р-6825. Ожидаемый годовой экономический эффект составляет 98,7 тыс. рублей. Алгоритмы исправления ошибок с помощью корректирующих кодов, разработанные в диссертации, используются в учебном процессе МРТИ при изучении спецкурса по цифровой обработке информации.

Автор защищает:

1. Экспериментальные статистические характеристики распределения дефектов и отказов ЭЭ в накопителе биполярных БИС ЗУ.
2. Математическую модель статистических свойств распределения дефектов ЭЭ в накопителе БИС ЗУ.
3. Конструкции и алгоритмы работы избыточных БИС ЗУ с исправлением одиночных ошибок (дефектов или отказов ЭЭ) в строке накопителя.
4. Конструкции и алгоритмы работы избыточных БИС ЗУ с одно-разрядной и многоразрядной (8) организацией обращения к памяти и с исправлением многократных ошибок в строке накопителя.
5. Структуры БИС ЗУ с резервированием линеек ЭЭ накопителя.
6. Методику оценки надежности избыточных БИС ЗУ и оптимизации объема аппаратурных затрат на реализацию избыточных схем БИС ЗУ.

Апробация работы. Основные материалы и положения диссертационной работы докладывались и обсуждались на Всесоюзной НТК "Методы функциональной электроники в реализации радиотехнических устройств" (г. Киев, 1981 г.), на Всесоюзной школе-семинаре на ВДНХ СССР "Проблемы электромагнитной совместимости в радиопередающих устройствах" (г. Москва, 1982 г.), на Всесоюзной конференции "Вопросы технической надежности радиоэлектронной аппаратуры" (г. Севастополь, 1983 г.), на конференциях профессорско-преподавательского состава, аспирантов и сотрудников МРТИ в 1981 и 1982 гг., на НТС кафедры РЦУ и РТС МРТИ.

Публикации. Результаты выполненных исследований опубликованы в четырех статьях, двух тезисах докладов и материалах конференций, трех отчетах по НИР. Устройства, разработанные в результате выполнения работы, защищены двумя авторскими свидетельствами и четырьмя решениями о выдаче авторских свидетельств.

Структура и объем диссертации. Диссертация состоит из введения, пяти разделов, заключения, списка использованных источников и приложения. Объем работы составляет 166 с., в том числе: 120 с. машинописного текста, 29 рисунков и 10 таблиц, приведенных на 28 с., список использованных источников из 139 наименований на 15 с., приложение на 3 с.

### Содержание работы

Во введении обоснована актуальность темы, определены цель и задачи исследования, изложены научная новизна и практическая ценность работы, отражены вопросы реализации и внедрения результатов работы.

В первом разделе приведен анализ современных тенденций в разработках избыточных устройств памяти, рассмотрены наиболее характерные типы ошибок в БИС ЗУ.

Большинство изготавливаемых в настоящее время кристаллов БИС ЗУ являются частично годными, т.е. эффективно может быть использована лишь некоторая часть ЗЭ накопителя. Причем с ростом степени интеграции БИС ЗУ увеличивается соотношение между величиной выхода частично и полностью годных кристаллов. Анализ имеющихся данных показывает, что чаще всего дефект структуры кристалла вызывает появление одного или нескольких неработоспособных ЗЭ.

Интенсивность отказов ЗЭ,  $\lambda$ , возникающих в процессе эксплуатации БИС ЗУ, колеблется от  $10^{-7}$  до  $10^{-4}$  1/ч, а интенсивность

сбоев - на несколько порядков выше. При увеличении степени интеграции сбоям подвержены не только динамические, но и статические БИС ЗУ. Меры, предпринимаемые для защиты кристаллов от альфа-излучения (покрытие кристалла тройным слоем поликристаллического кремния), оказались малоэффективными.

Для нейтрализации дефектов и отказов ЗЭ наибольшее применение нашли методы создания БИС ЗУ с резервированием линеек (строк и столбцов накопителя) ЗЭ и с использованием корректирующих кодов. В первом случае резервные элементы подключаются к схемам выборки и управления с помощью дополнительной технологической операции - пережиганием соответствующих плавких перемычек, а дефектные ЗЭ - отключаются от этих схем. При использовании корректирующих кодов необходимы дополнительные ЗЭ для хранения контрольных (проверочных) соотношений, а также логические схемы, осуществляющие формирование этих соотношений, обнаружение и исправление ошибок в информации, возникающих при появлении неисправностей ЗЭ. Рассмотрены конструктивно-технологические особенности реализации обоих методов.

Введение в БИС ЗУ избыточных логических и запоминающих элементов приводит к увеличению площади базового (безыбыточного) кристалла, уменьшению его быстродействия и увеличению энергопотребления. Для того, чтобы ввести избыточность в БИС ЗУ в оптимальных, с точки зрения изменения отмеченных параметров пределах, нужно знать статистику распределения дефектов и отказов ЗЭ в накопителе, отдельных его секторах (квадрантах) и линейках ЗЭ. Отсутствие таких данных может привести к необоснованному увеличению объема аппаратных затрат на реализацию избыточных схем. Для прогнозирующего расчета увеличения ВГ избыточных БИС ЗУ предполагают, что распределение дефектов ЗЭ на кристаллах БИС подчиняется биномиальному закону, вне зависимости от периода изготовления БИС и уровня развития технологии.

В результате проведенного анализа определены основные направления исследования:

1. Глубокое изучение и всесторонний анализ статистических характеристик распределения дефектов и отказов ЗЭ в БИС ЗУ.
2. Использование реальных статистических данных для разработки схемотехнических методов повышения ВГ и надежности БИС ЗУ.

Во втором разделе описаны статистические характеристики распределения дефектов и отказов ЗЭ в биполярных БИС ЗУ емкостью 4 Кбит с одnorазрядной и многоразрядной (4) организацией обращения

к памяти. Исследования проводились в течение примерно трех лет и охватывают несколько периодов, характеризующих качественное состояние техпроцесса изготовления БИС ЗУ: освоение производства (I), совершенствование схемных решений устройства и технологии его изготовления (II), установившийся техпроцесс (III).

Для регистрации дефектных ЗЭ и определения их местоположения в накопителе БИС использовалось специальное устройство контроля функционирования БИС совместно с телеприемником либо с микро-ЭВМ. С целью установления типов наиболее часто встречающихся отказов ЗЭ были проведены испытания известным методом кратковременного воздействия на кристалл питающих напряжений, отличающихся от номинального, при повышенных (до  $120^{\circ}\text{C}$ ) и пониженных (до  $-60^{\circ}\text{C}$ ) температурах.

Хотя испытания охватывают отдельные периоды, эти периоды были достаточно продолжительными для того, чтобы результаты испытаний можно было считать статистически достоверными. Всего были проанализированы распределения дефектов ЗЭ на кристаллах 1508 приборов: 568 - на первом (I) этапе, 652 - на втором (II), 288 - на третьем (III). Вероятность  $p$  появления дефектного ЗЭ на каждом из этапов исследований составила  $3,50 \times 10^{-2}$ ,  $2,18 \times 10^{-2}$ ,  $0,50 \times 10^{-2}$  соответственно. Установлено, что на частично годном кристалле являются дефектными либо не более одного-двух десятков ЗЭ, либо их число на несколько порядков выше. В частности, на этапе I было зарегистрировано 6,2 % (28) БИС ЗУ, в которых дефектны более 500 элементов накопителя, на этапе II - 3,7 % (21), на этапе III - 2,3 % (6). Если не учитывать эти кристаллы, то значение  $p$  по этапам составит:  $4,56 \times 10^{-3}$ ,  $2,88 \times 10^{-3}$ ,  $1,79 \times 10^{-3}$ . Для первого этапа характерно преобладание БИС ЗУ с числом дефектных ЗЭ, большим 20. Такие устройства составили 65 %. Для второго и третьего этапов этот показатель соответствует 41,9 % и 31,8 %. Анализ показал, что качественное улучшение техпроцесса приводит к изменению "веса" БИС ЗУ с различным числом  $q$  дефектов ЗЭ в общем объеме выпускаемых изделий. Если на начальной стадии отмечено преобладание БИС с тремя дефектными ЗЭ (3,3 %), то на третьем преобладают устройства с двумя дефектными элементами накопителя (14,8 %). Установлено, что количество частично годных БИС ЗУ, содержащих не более четырех дефектных ЗЭ, на соответствующем этапе практически эквивалентно числу кристаллов, эффективная емкость которых составляет 2 Кбит: 9,1 % и 9,8 % - I, 17,8 % и 17,3 % - II,



44,7 % и 41,8 % - III.

На первом этапе 17,7 % БИС ЗУ имели по четыре дефектные строки (в строке могут быть неработоспособными любое количество ЗЭ: от I до 64), на втором - 18,3 % - по три, на третьем - 24,0 % - по две. В целом вероятность  $P_{q_1}$  появления дефектной строки по этапам равна: 0,074, 0,062, 0,044. Характер распределения кристаллов по числу дефектных столбцов накопителя практически не отличается от распределения по строкам, однако установлено некоторое преобладание количества БИС с определенным числом дефектных строк накопителя над числом БИС с эквивалентной дефектностью столбцов при числе дефектных линеек, не больше восьми. Это может быть связано с топологической особенностью построения накопителя: в каждой паре ЗЭ строки один элемент расположен так, что является зеркальным отображением другого.

С точки зрения эффективности использования корректирующих кодов интерес представляет распределение кристаллов по наилучшему числу дефектных ЗЭ в строках накопителя БИС. Анализ показал, что чаще всего появляются БИС ЗУ, в строках накопителей которых количество дефектов не превышает двух. На первом этапе такие устройства составили 13,9 %, на втором - 25,6 %, на третьем - 47,7 %. Причем чаще всего появление двойных дефектов связано с нарушением работоспособности двух рядом расположенных ЗЭ.

Электро- и термотренировке подвергались годные, а также имеющие единичные и строочно-столбцовые дефекты ЗЭ в БИС ЗУ. На каждом из этапов испытывались по 40 приборов. Наиболее часто встречающимися типами отказов являются: отказы одиночных ЗЭ, отказы строк и столбцов накопителя, полный отказ БИС. Примерно 60 % отказов одиночных ЗЭ являются сбоями (кратковременными отказами).

Показано, что характер распределения дефектных ЗЭ в БИС ЗУ лишь на этапе практически установившегося техпроцесса приближается к статистически независимому. Поэтому использование биномиального закона, учитывающего лишь вероятность появления дефекта, для описания статистических свойств дефектов ЗЭ в накопителе БИС ЗУ не всегда является корректным. С увеличением степени интеграции и размеров кристаллов БИС ЗУ приобретает все большее значение учет неравномерности распределения дефектов, т.е. их группирования. Разработана математическая модель, учитывающая степень группирования дефектных ЗЭ в накопителе БИС.

В соответствии с предложенной моделью вероятность  $P_{q,k}(k)$  выхода БИС ЗУ с  $q$  дефектными строками (столбцами) накопителя определяется выражением:

$$P_{q,k}(k) = \frac{[kP_{sq,1}(k)]^q}{q!} \exp[-kP_{sq,1}(k)], \quad (1)$$

где  $k$  - длина строки по числу ЗЭ,  $P_{sq,1}(k)$  - вероятность появления дефектной строки. Соотношение (1) выражает собой известный закон Пуассона, являющийся предельным для биномиального. Однако параметр закона Пуассона  $[kP_{sq,1}(k)]$  в (1) учитывает не только вероятность появления дефектного ЗЭ, чем традиционно ограничиваются при описании статистических свойств дефектов в БИС ЗУ, но и степень группирования дефектов,  $\alpha$ :

$$P_{sq,1}(k) = pk^{1-\alpha}. \quad (2)$$

При условии независимости и случайности появления дефектных ЗЭ  $\alpha=0$  и  $\alpha=1$  - в противном случае. При определении значений  $\alpha$  для БИС ЗУ исследованных типов предполагалось, что вероятность появления дефектной строки, рассчитанная по (2), соответствует реальному значению дефектности строк накопителя. Такое допущение позволило определить значение показателя степени группирования дефектных ЗЭ для каждого этапа исследований:  $\alpha_1=0,330$ ,  $\alpha_2=0,261$ ,  $\alpha_3=0,230$ . Получена зависимость параметра группирования дефектов  $\alpha$  от вероятности появления дефектного ЗЭ.

Вероятность  $P_{q,h}(k)$  выхода БИС ЗУ, в строках накопителя которой дефектны не более  $q$  ЗЭ, рассчитывается по соотношению:

$$P_{q,h}(k) = \sum_{m=0}^q [P_{sm}(k)]^h, \quad (3)$$

где  $P_{sm}(k)$  соответствует вероятности появления строки в накопителе БИС ЗУ, в которой дефектны  $m$  ЗЭ и равна

$$P_{sm}(k) = \frac{[\alpha_{s(m+1)}(k) - \alpha_{sm}(k)] [1 - \frac{m-1}{q} P_{sq}(k)]}{\alpha_{s(m+1)}(k) - m/k}; \quad (4)$$

$$\alpha_{sm}(k) = \left(\frac{m}{k}\right)^{1-\alpha}. \quad (5)$$

Сопоставление экспериментально полученных и рассчитанных по выражениям (1), (3) значений  $P_{q,h}(k)$  и  $P_{q,h}(k)$  показало, что разработанная модель адекватна реальному распределению дефектных ЗЭ в БИС ЗУ. Относительные отличия теоретических значений отмеченных характеристик от экспериментальных составляют не более не-

скольких процентов.

Третий раздел посвящен разработке оригинальных структурных решений избыточных БИС ЗУ, в которых исправляются одиночные ошибки в строке накопителя, вызванные дефектами, отказами или сбоями соответствующих ЗЭ.

Приведен алгоритм работы и описаны структурные связи избыточной БИС ЗУ, в которой формирование проверочных соотношений производится дважды: в режиме записи и в режиме считывания информации. Сравнение (поразрядное) обоих наборов проверочных соотношений позволяет установить местоположение неработоспособного ЗЭ и исправить ошибку, если она возникла. Площадь кристалла данного избыточного устройства может быть снижена на 6-8 % по сравнению с размерами кристалла известного устройства, в котором реализован похожий алгоритм коррекции ошибок. Снижение площади кристалла обеспечивается уменьшением объема аппаратурных затрат на реализацию схем кодирования информации (положит. реш. по заявке № 3409959/18-24). Уменьшение сложности избыточных схем не влияет на быстродействие устройства.

Использование корректирующих кодов уменьшает быстродействие базовой БИС ЗУ за счет формирования  $r$  проверочных соотношений и их записи в дополнительные ЗЭ. С точки зрения временных затрат эффективным является исправление ошибок с помощью кодов в БИС ЗУ с мультиплексированным вводом кода адреса опрашиваемого ЗЭ. Формирование проверочных соотношений происходит параллельно с выборкой столбца накопителя, в котором расположен опрашиваемый элемент. Разработана конструкция избыточной БИС, в которой реализован такой алгоритм (положит. реш. по заявке № 3370846/24). К моменту появления сигнала выборки на разрядной шине накопителя практически заканчивается процесс вычисления проверочных соотношений, которые далее записываются в соответствующие разряды регистра.

Мощность потребления избыточных биполярных БИС памяти в режиме записи информации может повышаться примерно в  $r$  раз по сравнению с безыбыточными за счет одновременной записи информации в основной и  $r$  дополнительных ЗЭ опрашиваемой строки. Разработано устройство (а. с. № 955209), в котором одновременная запись двоичных символов производится не более, чем в  $u$  из  $r$  ЗЭ; значение  $u$  выбирается из условия  $2^u > r$ . В соответствии с этим мощность потребления избыточных БИС ЗУ может быть снижена в 2 и более раз. Если в такой БИС использовать один- $(r+1$

+1) - резервный столбец, ЗЭ которого будут выполнять функции неработоспособных элементов строк, то величины энергопотребления избыточной и безыбыточной БИС ЗУ практически не будут отличаться. Подключение ЗЭ ( $r+1$ )-го столбца к основной схеме не требует проведения на стадии изготовления БИС каких-либо дополнительных технологических операций.

В четвертом разделе описаны алгоритмы работы, принципы построения и структуры избыточных БИС ЗУ, в которых обеспечивается надежное хранение информации при наличии в строках накопителя более одного неработоспособного элемента; рассмотрены также структурные и схемотехнические особенности разработанных резервированных БИС ЗУ.

Как показали экспериментальные исследования, описанные во втором разделе, примерно 85-95 % случаев появления двух дефектных ЗЭ в строке накопителя связаны с дефектами двух рядом расположенных элементов. Для нейтрализации подобного типа дефектов известными кодами БЧХ необходимо длину каждой строки увеличить на  $2r$  разрядов ЗЭ;  $r = \log_2 k + 1$ . Разработана конструкция БИС ЗУ (положит. реш. по заявке № 3457380/24) с исправлением двух ошибок в соседних разрядах кодового слова. В этом устройстве требуется на 2 дополнительных ЗЭ меньше, чем при использовании кодов БЧХ для кристаллов любой информационной емкости. Это достигается тем, что для кодирования и декодирования информации используется проверочная матрица  $H$ , а первых разрядов вектор-столбцов  $h_j$  ( $j=1, \dots, k$ ) которой представляют последовательность двоичных чисел от нуля до  $2^a - 1$ , где  $a$  - количество разрядов в коде адреса столбца опрашиваемого ЗЭ. Такое построение проверочной матрицы позволяет использовать для формирования контрольных соотношений и их декодирования код адреса опрашиваемого столбца без дополнительной его модификации. Это значительно упрощает избыточные схемы, используемые при обычном синдромном кодировании-декодировании информации, когда для формирования одного из  $k$  проверочных символов требуется не менее  $k/2$  сумматоров по модулю два.

В отличие от традиционных методов построения многоразрядных ( $B$ ) избыточных БИС ЗУ, предусматривающих исправление одиночных ошибок в каждой из  $B$  частей строки ( $k = k \cdot B$ ) накопителя и приводящих либо к значительной потере быстродействия устройства, либо к увеличению примерно в  $(1 + \frac{B(\log_2 k + 1)}{k})$  раз площади базового кристалла, разработана структурная схема БИС ЗУ, в которой

те же ошибки исправляются при использовании лишь  $r_1 = \log_2 k + 2$  дополнительных ЗЭ в каждой троеке (положит. реш. по заявке № 3444112/24). Количество контрольных разрядов в проверочной матрице  $H$  такое же, как и в матрице модифицированного кода Хемминга. В режиме записи информации формируются  $r_1$  проверочных символов и записываются в соответствующие ЗЭ строки. В режиме считывания - в соответствии с логическим состоянием  $k$  информационных ЗЭ строки вырабатывается  $r_1$  -разрядное проверочное соотношение и  $\nu$  групп  $r'$  -разрядных ( $r' = \log_2 k + 1$ ) проверочных соотношений, на основании чего вычисляется вектор несогласованных отказов (состояние отказавших ЗЭ не совпадает с двоичным символом, записанным в этот элемент), называемый синдромом. Сопоставление синдрома с  $r'$  -разрядными проверочными символами позволяет установить местоположение отказавших ЗЭ и исправить ошибки.

Разработано устройство, защищенное авторским свидетельством (а. с. № 926726), в котором записываемая информация согласовывается с состоянием некоторых неработоспособных ЗЭ. Это позволяет исправлять  $q$  ошибок в слове (строке) при использовании кода с минимальным кодовым расстоянием  $d$ , равным  $q$ . Согласование записываемой информации с состоянием отказавших ЗЭ производится в случае, когда количество несогласованных отказов больше корректирующей способности кода  $q_n; q_n = (d-1)/2$ . При этом все кодовое слово инвертируется - несогласованные отказы становятся согласованными, и имеющиеся в информации ошибки исправляются избыточными схемами. Быстродействие данного устройства уменьшается по сравнению с безыбыточным за счет контрольной записи инверсного кодового слова в ЗЭ опрашиваемой строки накопителя в режиме записи информационных символов.

Разработаны конструкции БИС ЗУ с резервированием строк и столбцов накопителя. В этих устройствах обнаружение дефектных линеек ЗЭ осуществляется при цеховой проверке функционирования кристаллов. Адрес дефектных линеек ЗЭ посредством электрического пережигания соответствующих плавких перемычек заносится в матрицу программируемых элементов. Обращение к дефектной линейке блокируется; вместо нее используется соответствующая резервная. Быстродействие разработанных устройств выше, чем известных резервированных БИС на величину, определяемую задержкой сигнала блокировки обращения к дефектным ЗЭ на двух вентилях.

Как свидетельствуют полученные экспериментальные результаты, описанные в первом разделе, для получения максимально возмож-

ного ВГ БИС необходимо резервировать строки, но не столбцы накопителя. В соответствии с этим разработана БИС ЗУ емкостью 16 К бит с резервными строками ЗЭ. На предприятии п/я Р-6825 осваивается промышленный выпуск этого устройства.

В пятом разделе разработана методика оценки ВГ и надежности избыточных БИС ЗУ и с этой точки зрения даны практические рекомендации по использованию разработанных методов исправления дефектов и отказов в БИС ЗУ.

На основании разработанной математической модели распределения дефектных ЗЭ в накопителе БИС ЗУ вероятность выхода годного резервированного кристалла с учетом (1) будет определяться соотношением:

$$P'_{ok}(k, m) = \sum_{q=0}^m \left\{ \frac{[k P'_{sq,1}(k, m)]^q}{q! (1 + m \beta_p)} \exp[-k P'_{sq,1}(k, m)] \right\}, \quad (6)$$

$$V\Gamma'_{ok}(k, m) = P'_{ok}(k, m) \cdot 100\%, \quad (7)$$

где  $P'_{sq,1}(k, m)$  - вероятность появления дефектной строки в БИС ЗУ с резервированием  $m$  строк накопителя;  $\beta_p$  - относительное увеличение площади базового кристалла при размещении на нем одной резервной строки (столбца) ЗЭ. В соответствии с выражениями (6), (7) рассчитаны зависимости ВГ БИС ЗУ при резервировании  $m$  строк накопителя, полагая, что численные характеристики распределения дефектов в этих устройствах эквивалентны полученным на первом и на третьем этапах проведенных исследований. В первом случае наибольший выход годных (в их число входят устройства с заменой дефектных ЗЭ резервными) БИС будет обеспечен резервированием 7-8 строк накопителя, во втором - 4-5 строк. Проведена оптимизация количества резервных элементов в осваиваемой промышленностью резервированной БИС ЗУ, на основании чего на кристалле размещены 4 резервные строки.

С учетом (3) вероятность  $P'_{sq}(n, q_u)$  выхода работоспособного кристалла БИС при исправлении  $q_u$  ошибок в строке накопителя определяется выражением:

$$P'_{sq}(n, q_u) = \frac{\left[ \sum_{m=0}^{q_u} P'_{sm}(n, q_u) \right]^k}{1 + \beta_{q_u}}, \quad (8)$$

где  $n = k \cdot r$ ,  $P'_{sm}(n, q_u)$  - вероятность появления в накопителе строки с  $m$  дефектными ЗЭ в избыточной БИС ЗУ,  $\beta_{q_u}$  - параметр, характеризующий относительное увеличение площади базового кристалла при размещении на нем схем коррекции  $q_u$  ошибок в строке накопителя;

$\beta_{\text{д}} = q_{\text{д}} r / k$ . На основе анализа зависимостей, рассчитанных по выражениям (7) и (8), сделан вывод о том, что наибольший ВГ БИС ЗУ обеспечивает реализация метода резервирования линеек ЗЭ накопителя.

Далее исследована зависимость увеличения времени безотказной работы БИС ЗУ при исправлении ошибок кодами. Анализ надежности БИС основан на декомпозиции кристалла, при этом составные его части содержат одну или несколько подсистем или элементов, дающих при возникновении в них неисправностей одинаковые типы ошибок в информации, хранящейся в БИС. Вероятность возникновения этих неисправностей пропорциональна относительной площади кристалла, на которой расположена соответствующая подсистема.

В случае исправления одиночных ошибок в строках накопителя, БИС ЗУ будет находиться в состоянии безотказной работы при отсутствии отказов (или дефектов) вообще, при появлении в строках отказов одиночных ЗЭ либо при появлении отказа столбца. При коррекции двух ошибок будут нейтрализованы также отказы двух ЗЭ в любой строке, двух столбцов, столбца и одиночных ЗЭ в строках - при условии, что отсутствуют другие типы отказов.

Теоретически исследована зависимость отношения времен безотказной работы избыточной ( $T_{\text{р,д}}$ ) и безыбыточной ( $T_{\text{р,о}}$ ) БИС ЗУ при исправлении одной либо двух ошибок в строке накопителя для кристаллов различной информационной емкости. Установлено, что:

- а) отношение  $\frac{T_{\text{р,д}}}{T_{\text{р,о}}}$  увеличивается с ростом информационной емкости БИС;

- б) при емкости кристалла, большей 4 Кбит, более надежными являются устройства с коррекцией двух ошибок в строке по сравнению с устройствами, в которых исправляются одиночные ошибки;

- в) надежность избыточных БИС ЗУ по сравнению с базовыми устройствами увеличивается в 2-20 раз при изменении их информационной емкости от 1 Кбит до 0,5 Мбит.

В приложении приведены акты использования результатов диссертационной работы.

#### Заключение

I. Впервые получены статистические характеристики распределения дефектов ЗЭ в накопителе, отдельных его секторах, строках и столбцах БИС ЗУ, характерные для нескольких периодов изготовления БИС: освоение производства, совершенствование технологического процесса изготовления БИС, установившийся техпроцесс.

2. Показано, что характер распределения дефектных ЗЭ в накопителе БИС ЗУ приближается к статистически независимому лишь на этапе практически установившегося технологического процесса производства БИС ЗУ, поэтому использование биномиального закона, учитывающего только величину вероятности появления дефектного ЗЭ, для описания статистических свойств дефектов в БИС ЗУ не всегда является корректным.

3. Впервые разработана математическая модель распределения дефектов в БИС ЗУ, учитывающая не только вероятность появления дефектных ЗЭ, но и степень их группирования. Модель адекватна полученным экспериментальным результатам распределения дефектных ЗЭ в накопителе биполярных БИС ЗУ.

4. Разработаны структурные схемы избыточных БИС ЗУ с исправлением одиночных ошибок (дефектов или отказов ЗЭ) в строке накопителя. Реализация новых алгоритмов работы избыточных схем отмеченных БИС ЗУ позволяет:

- на 6-8 % уменьшить площадь кристалла избыточной БИС по сравнению с использованием известного алгоритма;
- довести уровень мощности потребления избыточных БИС ЗУ примерно до уровня безыбыточных устройств.

5. Предложены новые принципы построения блоков кодирования информации и обнаружения ошибок в БИС ЗУ с одноразрядной организацией обращения к памяти (исправляются ошибки в двух соседних разрядах кодового слова) и с многоразрядной организацией (исправляются одиночные ошибки в каждом информационном слове). Использование разработанных алгоритмов функционирования избыточных схем в этих устройствах позволило:

- уменьшить на два количество дополнительных ЗЭ в каждой строке накопителя по сравнению с использованием кодов ВЧХ - в одноразрядной БИС;
- использовать лишь на один дополнительный (в каждой строке накопителя) ЗЭ больше, чем в ЗУПВ с исправлением одной ошибки в строке накопителя.

6. Разработан метод исправления многократных ошибок в кодовом слове, основанный на согласовании записываемой информации с логическим состоянием отказавших ЗЭ. В зависимости от числа согласованных ( $q_1$ ) и несогласованных ( $q_2$ ) отказов в накопителе хранится слово в прямом ( $q_2 \leq q_u$ ) либо в инверсном ( $q_2 > q_u$ ) виде. Это позволяет корректировать  $q$  ( $q = q_1 + q_2$ ) ошибок в кодовом слове кодом с минимальным кодовым расстоянием  $d$ , равным  $q$ ;  $q_u = \frac{d-1}{2}$ .

7. Показано, что при ориентации на достижение максимального



ВГ БИС ЗУ преимущество имеют методы, предусматривающие использование резервных ЗЭ вместе с дефектными, по сравнению с кодовыми методами. При этом ВГ резервированных БИС может возрасти на один-два порядка по сравнению с ВГ базовых БИС ЗУ. На основе разработанной модели произведена оптимизация объема аппаратурных затрат на реализацию избыточных схем.

8. Впервые разработана методика оценки надежности избыточных БИС ЗУ, позволяющая учесть влияние возможных типов отказов ЗЭ на работоспособность БИС.

9. На предприятии п/я Р-6825 осваивается промышленный выпуск разработанной конструкции БИС ЗУ емкостью 16 Кбит с резервными строками ЗЭ накопителя. Ожидаемый годовой экономический эффект составляет 98,7 тыс. рублей. Разработанные в диссертации алгоритмы исправления ошибок с помощью кодов используются в учебном процессе МРТИ.

Основные положения диссертации изложены в следующих работах:

1. Разработка и внедрение в производство интегральных схем оперативных и постоянных запоминающих устройств и микропроцессоров с элементной избыточностью: Отчет по НИР /МРТИ, рук. работы В.В. Лосев, исполнители П.П. Урбанович и В.К. Конопелько.- ГР № 80011709, инв. №Б997584.- Минск, 1980.- 42 с.
2. Создание интегральных БИС памяти со схемной компенсацией дефектов производства и эксплуатации: Отчет по НИР /МРТИ, рук. работы В.В. Лосев, исполнитель П.П. Урбанович.- ГР №01830000219, инв. №02830000208.- Минск, 1982.- 10 с., ДСП.
3. Урбанович П.П. Эффективность применения корректирующих кодов в больших интегральных схемах запоминающих устройств.- Известия вузов СССР.- Радиоэлектроника, 1982, т.25, №5, с.85-87.
4. Авт. свид. №926726 (СССР). Запоминающее устройство с автономным контролем /Минский радиотехн. ин-тут, авт. изобр. В.К. Конопелько и П.П. Урбанович.- Опубл. в В.И., 1982, №17.
5. Авт. свид. №955209 (СССР). Запоминающее устройство с самоконтролем /Минский радиотехн. ин-тут; авт. изобр. П.П. Урбанович, В.К. Конопелько, В.В. Лосев, Е.А. Верниковский.- Опубл. в В.И., 1982, №32.
6. Лосев В.В., Конопелько В.К., Урбанович П.П. Системы памяти на базе запоминающих устройств с дефектными элементами.- Зарубежная электронная техника, 1982, №9, с.3-33.
7. Лосев В.В., Конопелько В.К., Урбанович П.П. Создание БИС ЗУ,

устойчивых к воздействию внешних помех.- Материалы Всесоюзной школы-семинара на ВДНХ СССР "Электромагнитная совместимость в радиопередающих устройствах". М., 1982, с.11-12.

8. Положит. решение по заявке №3370846-24 (СССР). Запоминающее устройство /Минский радиотехн. ин-тут; авт. изобр. П.П. Урбанович, В.К. Конопелько, В.В. Лосев, Е.А. Верниковский.- Заявка от 29.12.81.

9. Положит. решение по заявке №3409959/18-24 (СССР). Запоминающее устройство с автономным контролем /Минский радиотехн. ин-тут, авт. изобр. П.П. Урбанович.- Заявка от 16.03.82.

10. Положит. решение по заявке №3444112/24 (СССР). Устройство для коррекции отказов в полупроводниковой памяти /Минский радиотехн. ин-тут, авт. изобр. В.В. Лосев и П.П. Урбанович.- Заявка от 16.04.82.

11. Положит. решение по заявке №3457380/24 (СССР). Запоминающее устройство с автономным контролем /Минский радиотехн. ин-тут, авт. изобр. В.В. Лосев и П.П. Урбанович.- Заявка от 28.06.82.

12. Урбанович П.П. Увеличение времени функционально безотказного состояния БИС ЗУ.- В отчете по НИР /МРТИ, рук. работы А.Ф. Апович. Часть I: Вопросы прогноза ЭМС радиосистем, совершенствование микросхем и передающих устройств.- ГР №81055715, инв. №028300375.- Минск, 1983, с.55-61.

13. Статистические характеристики распределения отказов в кристаллах полупроводниковых запоминающих устройств /П.П. Урбанович, В.К. Конопелько, В.В. Лосев, А.И. Сухопаров.- Известия вузов СССР.- Приборостроение, 1983, т.26, №1, с.92-95.

14. Конопелько В.К., Лосев В.В., Урбанович П.П. Увеличение эффективной емкости полупроводниковых микросхем памяти.- Сб. депонир. рукописей: Методы функциональной электроники в реализации радиотехнических устройств /Рукопись деп. в ВИНТИ, №2061. Киев, 1983.

15. Конопелько В.К., Урбанович П.П. Коррекция многократных ошибок в системах памяти на БИС.- Сб. ст.: Автоматика и вычислительная техника /Под ред. В.М. Ильина. Минск: Высшая школа, 1983, вып. 13.

